

74
X

INSTYTUT TECHNOLOGII ELEKTRONICZNEJ POLITECHNIKI GDAŃSKIEJ
PRZEMYSŁOWY INSTYTUT ELEKTRONIKI NAUKOWO-PRODUKCYJNEGO
CENTRUM PÓŁPRZEWODNIKÓW W WARSZAWIE

INSTYTUT TECHNOLOGII ELEKTRONICZNEJ NAUKOWO-PRODUKCYJNEGO
CENTRUM PÓŁPRZEWODNIKÓW W WARSZAWIE

STOWARZYSZENIA ELEKTRYKÓW POLSKICH NACZELNEJ ORGANIZACJI
TECHNICZNEJ W GDAŃSKU

IV KRAJOWA KONFERENCJA

MIERNICTWO ELEMENTÓW PÓŁPRZEWODNIKOWYCH I UKŁADÓW SCALONYCH

GDAŃSK, 22-23 września 1980

GDAŃSK 1980

Do badań użyto dwa przypadkowo wybrane egzemplarze mikroprocesora 8080A pochodzące od różnych producentów. Na uzyskanych obszarach sprawności zaznaczono położenie prostokąta tolerancji oraz nominalnych warunków zasilania. W trakcie wyznaczania obszarów sprawności napięcie V_{CC} miało wartość nominalną 5V.

Analizując przedstawione obszary sprawności można zauważyć różny wpływ zmian wartości zasilania na poprawną pracę mikroprocesorów wytwarzanych przez różnych producentów. Dla układu z rys. 2. wpływ zmian wartości napięć zasilających jest znacznie mniej istotny niż dla układu z rys. 3. Ponadto dla układu z rys. 2. bardziej krytyczne jest zwiększenie wartości napięcia V_{DD} , podczas gdy dla układu z rys. 3. niepożądane jest zmniejszenie V_{DD} .

Wzrost egzemplarz układu z rys. 3. przestaje pracować poprawnie już przy zmniejszeniu napięcia V_{DD} poniżej wartości 1,5 V, a więc jest to przed przekroczeniem dopuszczalnego przedziału $V_{DD} = \pm 5\%$. Zmniejszenie napięcia egzemplarza nie świadczy o tym, że producent przeprowadza testowanie układu przy nominalnych warunkach zasilania.

Analiza pokazanych obszarów sprawności pokazuje, że z punktu widzenia doboru wartości napięć V_{DD} i V_{BB} najniekorzystniejsze dla celów testowania są kombinacje:

$V_{DD} + 5\%$ i $V_{BB} - 5\%$ dla układu z rys. 2. oraz

$V_{DD} - 5\%$ i $V_{BB} + 5\%$ dla układu z rys. 3.

4. Zakończenie

Wstępne wyniki analizy układów mikroprocesorów 8080A potwierdzają przydatność badań obszarów sprawności dla celów wyznaczania warunków przeprowadzania testów funkcjonalnych złożonych układów scalonych LSI. Przedstawiony przykład wskazuje na złożoność problemu określania właściwych warunków testowania. Dla układów mikroprocesora, tego samego typu, wytwarzanych przez różnych producentów, celowe jest przeprowadzenie testowania przy różnych warunkach zasilania. Pełne określenie warunków testowania mikroprocesora wymaga przeprowadzenia badania dalszych dwuwymiarowych obszarów sprawności dla różnych par parametrów wyznaczających warunki pracy testowanego układu.

Literatura:

1. A description of the 8080 microprocessor test program package using the sequence processor. Fairchild Systems Technology. 1977 Application Note 62.
2. Histon R.: Composite SH-100 Plot Program. Fairchild Test Systems. 1978, Application Note 75.

3. Zabrodzki J.: O pewnej metodzie badania obiektów z wykorzystaniem obszarów sprawności. Rozpr. Elektrot. 1975 T. 21 z. 1.
4. Zabrodzki J.: Podstawy metodyczne i teoretyczne projektowania układów elektronicznych z uwzględnieniem rozrzutów wartości parametrów. Pr. Nauk. P. Warsz. 1978, Elektronika nr 37.

(7.6)

D. Lewandowski, E. Wilamowski

Politechnika Gdańska, Instytut Technologii Elektronicznej

POMIARY WŁAŚCIWOŚCI ELEKTRYCZNYCH UKŁADÓW I^2L /SITL/

Podano parametry funkcjonalne zaciskowe i wewnętrzne zarówno statyczne, jak i dynamiczne układów I^2L . Ponadto zamieszczono układy do pomiaru charakterystyk przejściowych.

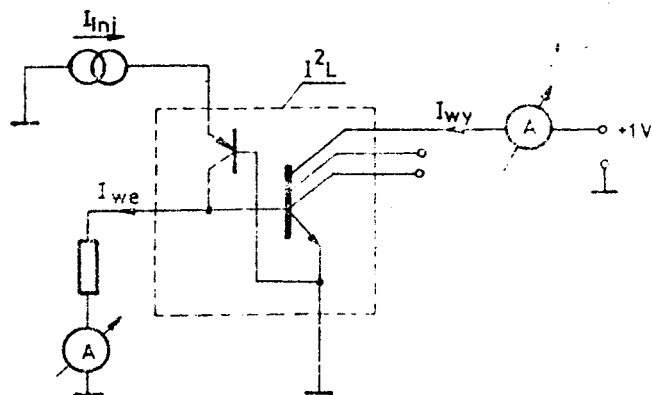
1. Wstęp

Zarówno konwencjonalne układy scalone I^2L [1, 2], jak również układy SITL [3] są atrakcyjne ze względu na prostą technologię wykonania, dużą gęstość upakowania oraz mały iloczyn czasu opóźnienia i mocy $C \times P$. Fizyczną zasadę działania komórki I^2L /SITL/ przedstawiło wielu autorów [4, 5, 6, 7]. Opracowano również modele bramek I^2L z przeznaczeniem dla komputerowego modelowania układów LSI I^2L [8, 9]. Są one zwane modelami zaciskowymi w przeciwieństwie do modeli fizycznych.

W celu przedstawienia właściwości elektrycznych bramek I^2L sformułowano wiele makromodeli wprowadzając dużą ilość parametrów reprezentujących elementy składowe modelu a także w większym lub mniejszym stopniu powiązanych z konkretnymi konstrukcjami układów I^2L /SITL/. Istnieje realna potrzeba wybrania parametrów określających właściwości elektryczne bramek I^2L w celu tworzenia makromodeli do projektowania układów i równocześnie do porównywania jakości różnych konstrukcji. Muszą to być parametry jednoznacznie określone i łatwe do zmierzenia, charakteryzujące najważniejsze właściwości układów I^2L . Komunikat jest próbą podobną do pracy Poortera [10] z tą różnicą, że większy nacisk położono na metodykę pomiarów parametrów i specyfikę projektowania komórek I^2L na poziomie pojedynczych bramek.

2. Parametry funkcjonalne

Parametry funkcjonalne charakteryzują zaciskowe właściwości komórki I^2L . Pozwalają ponadto przewidzieć działanie bardziej złożonych sieci. Wyróżnia się dwie grupy parametrów: statyczne i dynamiczne.



Rys. 1. Układ do pomiaru charakterystyk przejściowych bramki I^2L

Warto zwrócić uwagę, że parametry dynamiczne ważne są przede wszystkim w aspekcie maksymalnej częstotliwości pracy układu cyfrowego. W przypadku projektowania układu /V/LSI opóźnienia sygnałów dochodzących in różnych punktów sieci mogą uniemożliwić poprawną pracę urządzenia dobrze zaprojektowanego z punktu widzenia wymagań statycznych /właściwa sieć połączeń, obciążalność .../. W przypadku projektowania układów /V/LSI właściwości dynamiczne bramek rosną do rangi parametrów statycznych.

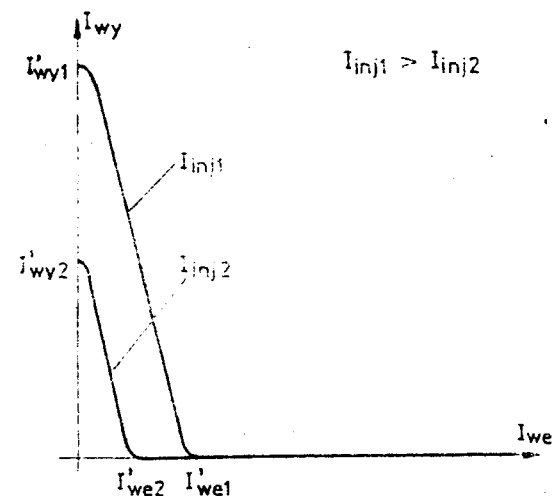
- Parametry funkcjonalne statyczne

W przeciwieństwie do tradycyjnie cytowanych przejściowych charakterystyk napięciowych bramek I^2L [11] najistotniejszą charakterystyką jest zależność prądu wyjściowego bramki I_{wy} od prądu wejściowego I_{we} przy danym prądzie injektora I_{inj} :

$$I_{wy} = f(I_{we}) \Big|_{I_{inj}} \quad /1/$$

Schemat pomiarowy tej rodziny charakterystyk przedstawiono na rys. 1. Przykładowe charakterystyki przedstawiono na rys. 2. Prądy I_{wy1} oraz

I_{wy2} odpowiadają niskiemu stanowi na wyjściu bramki, natomiast prądy I_{we1} oraz I_{we2} odpowiadają stanowi wysokiemu.



Rys. 2. Prądowe przejściowe charakterystyki bramki I^2L

Stosunek $\frac{I_{wy}}{I_{we}} = N$ określa obciążalność bramki. Dla N z przedziału od 2.0 do 3.0 obciążalność wynosi 2 dla $3.0 < N \leq 4.0$, obciążalność wynosi 3, itd.

Ponieważ wzmocnienia tranzystorów wchodzących w skład bramki I^2L /SITL/ zależą od prądów, należy wybrać kryterium pozwalające określić odpowiedni prądowy poziom pracy. Kryterium takim jest funkcja

$$I_{wy \max} = f(I_{inj}) \quad /2/$$

W przypadku niestandardowych technologii bramek I^2L /SITL/ istotną staje się również przejściowa charakterystyka napięciowa

$$U_{wy} = f(U_{we}) \Big|_{I_{inj}} \quad /3/$$

a w zasadzie zależność napięcia wyjściowego w stanie niskim U_L i w stanie wysokim U_H od prądu injektora

$$U_L, U_H = f(I_{inj}) \quad /4/$$

Parametry /3/, /4/ jest trudniej mierzyć niż poprzednio zdefiniowane, ponieważ bramkę trzeba obciążyć drugą bramką rzeczywistą. Ze względu na rozrzuty technologiczne pomiar staje się mniej obiektywny.

W komórkach I^2L /SITL/, dla dużych poziomów prądowych poważną rolę zaczyna odgrywać efekt nierównomierności rozprzysięgu prądu / current crowding/. Współczynnik N określony zależnością /2/ staje się różny dla różnych wyjść bramki. W celu dokonania pełnej charakterystyki bramki trzeba podawać zależność

$$\frac{N_{min}}{N_{max}} = f(I_{inj}) \quad /5/$$

Nie można zapomnieć, że powyższe zależności /parametry/ są funkcją temperatury. Niezbędnym jest podanie zależności obciążalności od temperatury pracy układu I^2L /SITL/

$$N = f(T) \quad /6/$$

Pomiaru tego należy dokonać w układzie z rys. 1. umieszczając bramkę I^2L w termostacie.

- Parametry funkcjonalne dynamiczne

Zasadniczym parametrem dynamicznym jest średni czas opóźnienia bramki τ mierzony np. w układzie oscylatora pierścieniowego, składającego się z nie mniej niż pięciu stopni z buforem. Typową zależność czasu opóźnienia τ od prądu injektora I_{inj}

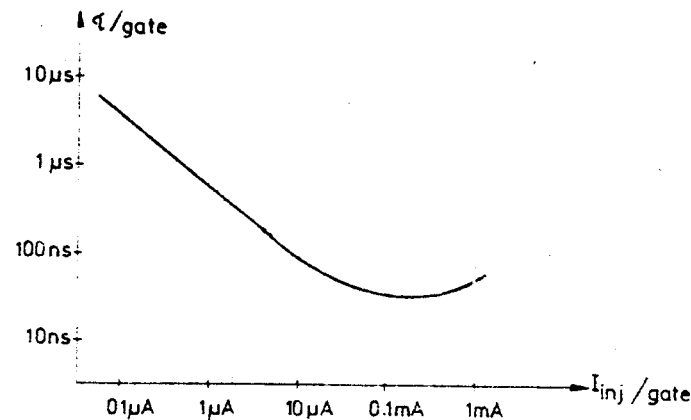
$$\tau = f(I_{inj}) \quad /7/$$

przedstawiono na rys. 3.

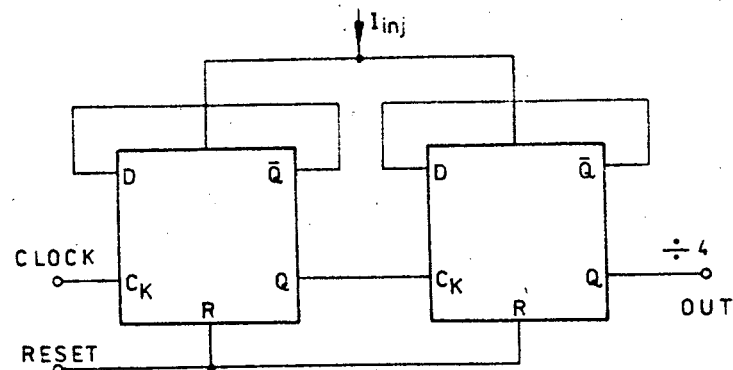
Dla małych prądów injektora iloczyn czasu opóźnienia i mocy rozpraszanej w bramce ($\tau \times P$) jest w przybliżeniu stały. Stanowi on bardzo ważny parametr przedstawiający właściwości logiki I^2L /SITL/. Warto zauważyć, że jest on znacznie lepszy w obecnych wykonaniach od innych np. niskomocowych, szybkich układów CMOS na podłożu szafirowym.

Obok zależności /7/ oraz parametru ($\tau \times P$)_{min}, trzecim istotnym parametrem dynamicznym jest minimalna wartość średniego czasu opóźnienia τ_{min} /oraz moc P , przy której czas opóźnienia osiąga wartość minimalną/. Czasami obok wartości τ_{min} podaje się maksymalną często-

tlivość pracy przerzutnika D połączonego w konfiguracji dzielnika częstotliwości /÷4/ przedstawionej na rys. 4. [12], w funkcji prądu injektora.



Rys. 3. Zależność czasu propagacji od prądu injektora



Rys. 4. Schemat testowego dzielnika częstotliwości /÷4/

3. Parametry wewnętrzne

Aby w pełni ocenić jakość wykonania układu I^2L /SITL/ i dać odpowiedź na pytanie, czy dana konstrukcja spełnia wymagania użytkowników oraz czy można ją poprawić, należy wprowadzić parametry ściśle związane z parametrami tranzystorów składowych komórki I^2L /SITL/. Parametry te, podobnie jak parametry funkcjonalne można podzielić na statyczne i dynamiczne. Można określić zależności między parametrami funkcjonalnymi a wewnętrznymi i w związku z tym mierzyć tylko parametry wewnętrzne, funkcjonalne zaś wyliczać [10]. Procedura taka jest jednak skomplikowana albo mało dokładna.

- Parametry wewnętrzne statyczne

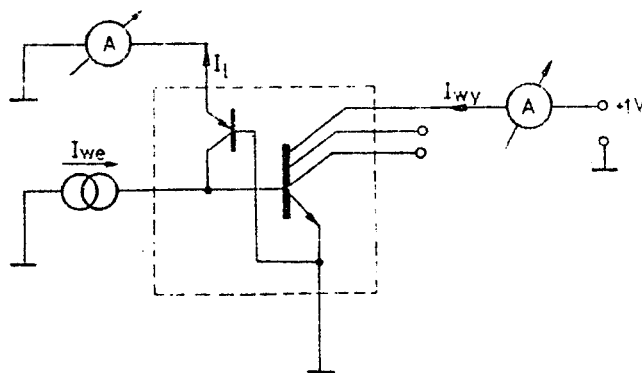
Do najważniejszych parametrów statycznych wewnętrznych należą współczynniki wzmacnienia prądowego:

$$\beta_U = \frac{I_{WY}}{I_{WE}} \quad /8a/$$

$$\beta_n = \frac{I_{WY}}{I_{WE} - I_L} \quad /8b/$$

mierzone w układach z rys. 5. Natomiast po zmianie emitera z kolektorem tranzystora npn i przy wiszącym injektorze

$$\beta_{\text{down}} = \frac{I_{WY}}{I_{Wn}} \quad /8c/$$



Rys. 5. Układ do pomiaru parametrów tranzystora NPN

parametry β_n i β_{down} opisują właściwości "wewnętrznego" tranzystora npn. Natomiast β_U uwzględnia transport nośników między tranzystorem npn a injektorem.

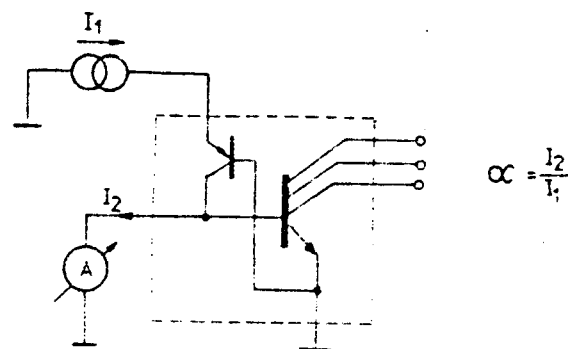
Zwłaszcza w przypadku logiki SITL istotnym jest wprowadzenie parametru opisującego efekt Barleaga. Jest nim zależność:

$$I_{WY} = f(U_{WY}) \quad /9/$$

oraz

$$\beta_U = f(U_{WY}) \quad /10/$$

Ważnym parametrem ze względu na moc rozpraszaną w bramce jest sprawność injektora pnp mierzona w układzie jak na rys. 6.



Rys. 6. Układ do pomiaru parametrów tranzystora PNP

Ze względu na współpracę z buforami we/wy pozwalającymi łączyć układy I^2L /SITL/ z innymi układami, np. TTL czy MOS ważne są napięcia przebicia między wszystkimi elektrodami bramki I^2L /SITL/.

- Parametry wewnętrzne dynamiczne

Istotnym wewnętrznym parametrem dynamicznym jest częstotliwość graniczna ω_T tranzystora npn w połączeniu normalnym i inwersyjnym. Do jej wyznaczania można zastosować dowolną z dobrze znanych metod pomiarowych.

Powyższe parametry zostały określone dla oceny jakości rzeczywistych wykonanych przez autorów układów I^2L /SITL/ [7] oraz do porównania

ich parametrów z parametrami innymi dostępnymi w literaturze zagranicznej układów I^2L /SITL/. Wykonane układy charakteryzowały się obciążalnością: $2 < N < 4$, średnim czasem opóźnienia: $50 < \tau < 20$ ns oraz minimalnym iloczynem czasu opóźnienia i mocy: $\tau \times P_{min} = 0.1$ pJ.

Literatura:

1. Berger H.H., Wiedman S.K.: Merged transistor logic /MTL/ - a low-cost bipolar logic concept. ISSCC Dig. Techn. Papers, Feb. 1972.
2. Hart K., Slob A.: Integrated injection logic - a new approach to LSI. ISSCC Dig. Techn. Papers, Feb. 1972.
3. Nishizawa J., Wilamowski B.M.: Integrated logic - static induction transistor logic. ISSCC Dig. Techn. Papers, Feb. 1977.
4. Rofail S.S., Elmasry M.T., Heasell E.L.: Functional modeling of integrated injection logic - DC analysis. IEEE Trans. on Electron Dev. March 1977.
5. Functional modeling of integrated injection logic - transient analysis. IEEE Trans. on Electron Dev. Sep. 1978.
6. Poorter T.: Base current and dominant time constant of an $n^+n^-pn^+$ transistor operating in the upward mode. Solid-State Electronics, March 1979.
7. Lewandowski D., Wilamowski B.: Dynamiczne właściwości inwertera SITL. Materiały II Konferencji Mikroelektroniki Krajów Socjalistycznych, Maj 1980.
8. Lewandowski D., Wilamowski B.: Modelowanie układów typu I^2L . III Krajowa Konferencja Teorii Obwodów i Układów Elektronicznych, Stawiska 24-27.X.1979.
9. Berger H.H.: Modeling I^2L /MTL cells, Microelectronics Journal, April 1979.
10. Poorter T.: Electrical parameters, static and dynamic response of I^2L . IEEE Journal of Solid-State Circ. Oct. 1977.
11. Klaasen F.M.: Devices physics of integrated injection logic. IEEE Trans. on Electron Dev. March 1975.
12. Exar-Chip I^2L Design Kit Instruction Manual, Exar Kit Syst. Sunnyvale, C.A.

7.7

J. Taff

Instytut Technologii Elektronowej CEMI, Warszawa

PROGRAM TESTUJĄCO-DIAGNOSTYCZNY /PTD/ JAKO PRÓBA STANDARDYZACJI PROCESU TESTOWANIA UKŁADÓW MOS-LSI

Przedstawiono propozycję standaryzacji procesu testowania układów MOS-LSI. Podano strukturę podstawowego modułu programu do testowania układów LSI.

W pewnej klasie uniwersalnych testerów układów scalonych LSI program testujący realizuje się za pomocą zestawu testów i programu zarządzającego. Bazowy zestaw testów obejmuje:

- a/ testy kontaktów,
- b/ testy prądów zasilania /spoczynkowy-ICO, roboczy-IC1/,
- c/ testy upływności /wejść - ILI i wyjść ILO/,
- d/ testy parametryczne - charakterystyczne /napięcie wyjściowe w stanie niskim - UOL, wysokim - UOH itp./,
- e/ testy funkcjonalne lekkie /TFL/,
- f/ testy funkcjonalne pełne,
- g/ testy funkcjonalne charakterystyczne.

Testy a-d są w zasadzie testami parametrycznymi /DC-tests/, natomiast e-g - funkcjonalne /AC-tests/.

Dla zorganizowania PTD przyjęto następujące założenia:

- program umożliwia wydruk wyników dla każdego układu / opcjonalnie/
- program umożliwia wydruk zbiorczy dla zmierzonej populacji układów /dla struktur na jednej płytce w przypadku testowania ostrzowego/,
- program umożliwia typowe testowanie produkcyjne alternatywne,
- program umożliwia stosowanie różnych stopni trudności poszczególnych testów /złagodzenia/,
- program umożliwia testowanie typu "stop na pierwszym błędzie" /SOPF/ lub "brak stopu" /NS/.

Istotą pomysłu jest stosowanie złagodzeń testów I i II stopnia / S21 i S22/. Ma to na celu szybkie określenie przedziału, w jakim znajduje się testowany parametr.

Stopnie złagodzeń ustalane są indywidualnie dla danego testu, przy czym przez stopień złagodzenia "0" rozumie się przyjęcie granicznej wartości dopuszczalnej danego parametru /zgodnie z warunkami technicznymi/. Przykładowo podano zestawienie dla wybranych parametrów układu scalonego: